



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2001356467 A**(43) Date of publication of application: **26.12.01**

(51) Int. Cl.

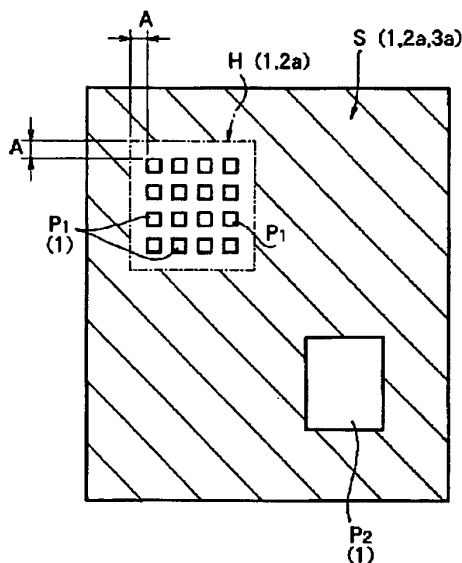
G03F 1/08**G03F 7/20****H01L 21/027**(21) Application number: **2001150833**(22) Date of filing: **02.06.95**(62) Division of application: **07160101**(71) Applicant: **TOPPAN PRINTING CO LTD**(72) Inventor:
YAMADA YOSHIRO
CHIBA KAZUAKI
KARIGAWA HIDEMASA(54) **METHOD FOR PRODUCING SEMICONDUCTOR
INTEGRATED CIRCUIT**

COPYRIGHT: (C)2001,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To reliably prevent a defective transfer such as a ghost by effectively providing a phase shift effect to a fine light transmissive pattern and providing a perfect light shielding effect to a large light transmissive pattern which does not require a phase shift effect.

SOLUTION: The objective method for producing a semiconductor integrated circuit includes pattern transfer using a halftone type phase shift mask obtained by disposing a translucent phase shift film 2a on a transparent substrate 1. The phase shift mask has such a fine light transmissive pattern part P1 as to require a phase shift effect, such a large light transmissive pattern part P2 as not to require a phase shift, effect, a pattern surrounding part H laid out and formed by the translucent phase shift film 2a and a light shielding part S laid out and formed by a light shielding film 3a. The pattern surrounding part H is set only around the fine pattern part P1 and is not set around the large pattern part P2.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-356467

(P2001-356467A)

(43) 公開日 平成13年12月26日 (2001.12.26)

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-ト* (参考)
G 0 3 F 1/08		G 0 3 F 1/08	A 2 H 0 9 5
7/20	5 2 1	7/20	5 2 1
H 0 1 L 21/027		H 0 1 L 21/30	5 0 2 P

審査請求 未請求 請求項の数4 O L (全 12 頁)

(21) 出願番号 特願2001-150833(P2001-150833)
(62) 分割の表示 特願平7-160101の分割
(22) 出願日 平成7年6月2日 (1995.6.2)

(71) 出願人 000003193
凸版印刷株式会社
東京都台東区台東1丁目5番1号
(72) 発明者 山田 芳郎
東京都台東区台東1丁目5番1号 凸版印
刷株式会社内
(72) 発明者 千葉 和明
東京都台東区台東1丁目5番1号 凸版印
刷株式会社内
(74) 代理人 100093953
弁理士 横川 邦明

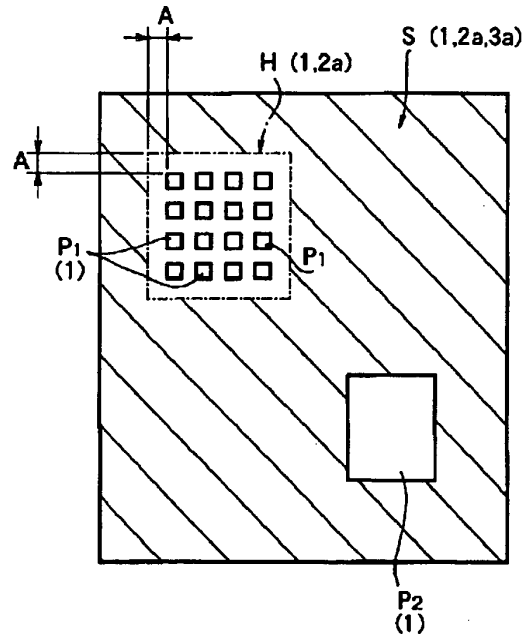
最終頁に続く

(54) 【発明の名称】 半導体集積回路の製造方法

(57) 【要約】

【課題】 微細な光透過パターンに対しては効果的に位相シフト効果を提供でき、位相シフト効果を必要としない広い光透過パターンに対しては完全な遮光効果を提供することによりゴースト等といった転写不良を確実に防止する。

【解決手段】 透明基板1の上に半透明位相シフト膜2aを積層して成るハーフトーン型位相シフトマスクを用いてパターン転写する半導体集積回路の製造方法である。位相シフト効果を必要とする程度に微細な光透過パターン部P1と、位相シフト効果を必要としない程度に広い光透過パターン部P2と、半透明位相シフト膜2aによって区画形成されたパターン周辺部Hと、遮光膜3aによって区画形成された遮光部Sとを有し、パターン周辺部Hは微細な光透過パターン部P1の周りにも設定され、広い光透過パターン部P2の周りには設定されない。



【特許請求の範囲】

【請求項1】 透明基板の上に半透明位相シフト膜を積層して成るハーフトーン型位相シフトマスクを用いてパターン転写する半導体集積回路の製造方法において、前記ハーフトーン型位相シフトマスクは、露光光を透過させるための光透過パターンであって位相シフト効果を必要とする程度に微細な光透過パターン部と、露光光を透過させるための光透過パターンであって位相シフト効果を必要としない程度に広い光透過パターン部と、位相シフト効果を実現できる程度に広く且つ露光対象物の露光時に該露光対象物上の転写像を不鮮明にしない程度に狭い半透明位相シフト膜幅に相当する幅をもって上記微細な光透過パターン部の周りに形成されたパターン周辺部と、そのパターン周辺部を包囲する遮光部とを有しており、上記パターン周辺部は半透明位相シフト膜によって区画形成され、上記遮光部は遮光膜によって区画形成され、さらに上記パターン周辺部は上記微細な光透過パターン部の周りにのみ設定され、上記広い光透過パターン部の周りにはパターン周辺部が設定されないことを特徴とする半導体集積回路の製造方法。

【請求項2】 透明基板の上に半透明位相シフト膜を積層して成るハーフトーン型位相シフトマスクを用いてパターン転写する半導体集積回路の製造方法において、前記ハーフトーン型位相シフトマスクは次の製造方法、すなわち（１）透明基板の上に半透明位相シフト層、遮光層、第１レジスト層を順次、積層する工程と、（２）第１レジスト層を所定の形状にパターンニングして、必要とする光透過パターン部のみが欠落した状態の第１レジスト膜を形成する工程と、（３）パターンニングされた第１レジスト膜をマスクとして遮光層をエッチングによってパターンニングして、必要とする光透過パターン部のみが欠落した状態の遮光膜を形成する工程と、（４）パターンニングされた第１レジスト膜及び遮光膜をマスクとして半透明位相シフト層をエッチングによってパターンニングして、必要とする光透過パターン部のみが欠落した状態の半透明位相シフト膜を形成する工程と、（５）第１レジスト膜を剥離する工程と、（６）第２レジスト層を積層する工程と、（７）位相シフト効果を実現できる程度に広く且つ露光対象物の露光時に該露光対象物上の転写像を不鮮明にしない程度に狭い半透明位相シフト膜幅に相当する幅だけ光透過パターン部よりも広いパターン周辺部のデータを生成するリサイズ工程と、（８）パターン周辺部のデータに従って第２レジスト層をパターンニングして、光透過パターン部及びその周りのパターン周辺部が欠落した状態の第２レジスト膜を形成する工程と、（９）パターンニングされた第２レジスト膜をマスクとし

て遮光膜をエッチングによってパターンニングして、光透過パターン部及びその周りのパターン周辺部が欠落した状態の遮光膜を形成する工程と、（１０）第２レジスト膜を剥離する工程とを有し、（１１）上記リサイズ工程は、メモリに記憶されたプログラムに従い、パターンデータ入力装置から入力された光透過パターン部のデータに基づいて、リサイズ演算部による演算によって行われる製造方法により製造されることを特徴とする半導体集積回路の製造方法。

【請求項3】 透明基板の上に半透明位相シフト膜を積層して成るハーフトーン型位相シフトマスクを用いてパターン転写する半導体集積回路の製造方法において、前記ハーフトーン型位相シフトマスクは次の製造方法、すなわち（１）透明基板の上に半透明位相シフト層、遮光層、第１レジスト層を順次、積層する工程と、（２）第１レジスト層を所定の形状にパターンニングして、必要とする光透過パターン部のみが欠落した状態の第１レジスト膜を形成する工程と、（３）パターンニングされた第１レジスト膜をマスクとして遮光層をエッチングによってパターンニングして、必要とする光透過パターン部のみが欠落した状態の遮光膜を形成する工程と、（４）パターンニングされた第１レジスト膜及び遮光膜をマスクとして半透明位相シフト層をエッチングによってパターンニングして、必要とする光透過パターン部のみが欠落した状態の半透明位相シフト膜を形成する工程と、（５）第１レジスト膜を剥離する工程と、（６）第２レジスト層を積層する工程と、（７）位相シフト効果を実現できる程度に広く且つ露光対象物の露光時に該露光対象物上の転写像を不鮮明にしない程度に狭い半透明位相シフト膜幅に相当する幅だけ光透過パターン部よりも広いパターン周辺部のデータを生成するリサイズ工程と、（８）パターン周辺部のデータに従って第２レジスト層をパターンニングして、光透過パターン部及びその周りのパターン周辺部が欠落した状態の第２レジスト膜を形成する工程と、（９）パターンニングされた第２レジスト膜をマスクとして遮光膜をエッチングによってパターンニングして、光透過パターン部及びその周りのパターン周辺部が欠落した状態の遮光膜を形成する工程と、（１０）第２レジスト膜を剥離する工程とを有し、（１１）上記リサイズ工程は、メモリに記憶されたプログラムに従い、パターンデータ入力装置から入力された光透過パターン部のデータと座標情報入力装置から入力されたパターン周辺部の座標データとに基づいて、リサイズ演算部による演算によって行われる製造方法により製造されることを特徴とする半導体集積回路の製造方法。

【請求項4】 透明基板の上に半透明位相シフト膜を積層して成るハーフトーン型位相シフトマスクを用いてパターン転写する半導体集積回路の製造方法において、前記ハーフトーン型位相シフトマスクは次の製造方法、すなわち（１）透明基板の上に半透明位相シフト層、遮光

層、第1レジスト層を順次、積層する工程と、(2)第1レジスト層を所定の形状にパターンニングして、必要とする光透過パターン部のみが欠落した状態の第1レジスト膜を形成する工程と、(3)パターンニングされた第1レジスト膜をマスクとして遮光層をエッチングによってパターンニングして、必要とする光透過パターン部のみが欠落した状態の遮光膜を形成する工程と、(4)パターンニングされた第1レジスト膜及び遮光膜をマスクとして半透明位相シフト層をエッチングによってパターンニングして、必要とする光透過パターン部のみが欠落した状態の半透明位相シフト膜を形成する工程と、(5)第1レジスト膜を剥離する工程と、(6)第2レジスト層を積層する工程と、(7)位相シフト効果を実現できる程度に広く且つ露光対象物の露光時に該露光対象物上の転写像を不鮮明にしない程度に狭い半透明位相シフト膜幅に相当する幅だけ光透過パターン部よりも広いパターン周辺部のデータを生成するリサイズ工程と、(8)パターン周辺部のデータに従って第2レジスト層をパターンニングして、光透過パターン部及びその周りのパターン周辺部が欠落した状態の第2レジスト膜を形成する工程と、(9)パターンニングされた第2レジスト膜をマスクとして遮光膜をエッチングによってパターンニングして、光透過パターン部及びその周りのパターン周辺部が欠落した状態の遮光膜を形成する工程と、(10)第2レジスト膜を剥離する工程とを有し、(11)光透過パターン部は、位相シフト効果を必要とする程度に微細な光透過パターン部と、位相シフト効果を必要としない程度に広い光透過パターン部とを有しており、そして(12)リサイズ工程において、微細な光透過パターン部に対してのみパターン周辺部のデータを生成し、広い光透過パターン部に対してはその広い光透過パターンと同じデータを生成する製造方法により製造されることを特徴とする半導体集積回路の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、透明基板の上に半透明位相シフト膜を積層して成るハーフトーン型位相シフトマスクを用いてパターン転写する半導体集積回路の製造方法に関する。

【0002】

【従来の技術】位相シフトマスクとして、従来より、種々の形式のものが提案されている。例えば、マスク上の開口部の隣り合う一方に位相を反転させるような透明膜を設けた構造のレベンソン型位相シフトマスクや、形成すべきパターンの周辺部に解像限界以下の位相シフターを形成した構造の補助パターン付き位相シフトマスクや、基板上にクロムパターンを形成した後オーバーエッチングによって位相シフターのオーバーハングを形成した構造の自己整合型位相シフトマスク等がある。

【0003】以上の各構造の位相シフトマスクは、基板

上にクロムパターンとシフターパターンを設けたものであるが、この構造とは別に、シフターパターンのみによって形成された位相シフトマスクとして、透過型位相シフトマスクや、ハーフトーン型位相シフトマスク等も知られている。透過型位相シフトマスクというのは、透明部を透過した光と位相シフターを透過した光との境界部において光強度がゼロとなることを利用してパターンを分離するようにした位相シフトマスクであって、シフターエッジ利用型位相シフトマスクとも呼ばれている。

【0004】また、ハーフトーン型位相シフトマスクというのは、投影露光光に対して部分透過性を有する、いわゆる半透明な位相シフターパターンを基板上に形成して、その位相シフターパターンの境界部に形成される光強度がゼロの部分でパターン解像度を向上するようにした位相シフトマスクである。透過型位相シフトマスクや、ハーフトーン型位相シフトマスクはその層構造が単純であるため、製造工程が容易であり、しかもマスク上の欠陥も少ないという長所を有している。

【0005】位相シフターを用いることなく、例えばCr等の遮光膜によって所望のパターンを形成した従来型のフォトマスクでは、線幅の狭いパターンをウェハ等といった露光対象物の上に正確に転写できない。つまり、解像度が悪い。露光光の波長をg線(波長=0.436 μ m)、i線(波長=0.365 μ m)、KrFエキシマレーザ(波長=0.254 μ m)の順のように、徐々に短くしてゆけば、解像度を向上させることができるのであるが、その場合でもやはり限界がある。この限界を打破するために開発されたものがハーフトーン型位相シフトマスクであり、このハーフトーン型位相シフトマスクでは、位相を反転することなく光透過パターンを通過した露光光と、位相シフターを通過して位相が反転した露光光との間で光を干渉させることにより、高解像度の転写パターンを得るようにしている。

【0006】

【発明が解決しようとする課題】しかしながらこのハーフトーン型位相シフトマスクに関しては、位相シフト効果を必要とする光透過パターンは、その線幅が露光光の波長よりも若干広い程度の微細なパターンであり、線幅がそれ以上であるような大面積の光透過パターンについては、位相シフト効果を利用する必要はない。しかも、このような大面積の光透過パターンについては、その周りの広い領域を位相シフター、すなわち半透明位相シフト膜のみによって区画形成すると、かえって、その大面積パターンに対応する転写像にゴースト等が発生するという問題があった。

【0007】また、ハーフトーン型位相シフトマスクは、通常、露光光を透過させるための光透過パターンと、その周りを取り囲む半透明位相シフト膜によって区画形成される非パターン部とによって構成されるが、光透過パターンの周囲の半透明位相シフト膜の面積が大き

い場合には、光透過パターンを通過した露光光によって露光対象物上に転写される転写像が不鮮明になったり、あるいは、半透明位相シフト膜の部分に穴が開いたりするといった問題があった。

【0008】本発明は、ハーフトーン型位相シフトマスクにおける上記の問題点を解決するためになされたものであって、光透過パターンが大面积になる場合にもその大面积パターンに対応する転写像にゴースト等が発生することを防止し、さらに光透過パターンを取り囲む非パターン部の面積が大きくなる場合にも光透過パターンを通過した露光光によって得られる転写像が不鮮明になるのを防止することを目的とする。

【0009】

【課題を解決するための手段】上記の目的を達成するため、本発明に係る半導体集積回路の製造方法は、透明基板の上に半透明位相シフト膜を積層して成るハーフトーン型位相シフトマスクを用いてパターン転写する半導体集積回路の製造方法において、前記ハーフトーン型位相シフトマスクは、露光光を透過させるための光透過パターンであって位相シフト効果を必要とする程度に微細な光透過パターン部と、露光光を透過させるための光透過パターンであって位相シフト効果を必要としない程度に広い光透過パターン部と、位相シフト効果を実現できる程度に広く且つ露光対象物の露光時に該露光対象物上の転写像を不鮮明にしない程度に狭い半透明位相シフト膜幅に相当する幅をもって上記微細な光透過パターン部の周りに形成されたパターン周辺部と、そのパターン周辺部を包囲する遮光部とを有しており、上記パターン周辺部は半透明位相シフト膜によって区画形成され、上記遮光部は遮光膜によって区画形成され、さらに上記パターン周辺部は上記微細な光透過パターン部の周りにのみ設定され、上記広い光透過パターン部の周りにはパターン周辺部が設定されないことを特徴とする。

【0010】上記の光透過パターンは、位相シフト効果を必要とする程度に微細な寸法のパターンによって形成される場合もあるし、位相シフト効果を必要としない程度に大面积の光透過パターンによって形成される場合もある。位相シフト効果を必要とする程度に微細な寸法のパターンとは、概ね、露光光の波長の2倍程度の寸法のパターンである。例えば、露光光としてg線（波長＝0.436μm）を考えれば0.9μm程度以下の線幅が、i線（波長＝0.365μm）を考えれば0.8μm程度以下の線幅が、そして、KrFエキシマレーザ（波長＝0.254μm）を考えれば0.6μm程度以下の線幅が、それぞれ、本発明に係る微細パターンと考えられる。

【0011】このような微細パターンを半透明位相シフト膜によって取り囲んで透明基板によって区画形成すれば、希望する位相シフト効果によって高解像度の転写像を得ることができる。一方、上記のような線幅寸法以上

の線幅を有する大面积パターンに関しては、その大面积パターンを半透明位相シフト膜によって取り囲んで透明基板によって区画形成したとしても、位相シフト効果による解像度の向上はそれほど期待できない。

【0012】半透明位相シフト膜としては、例えばMoとSiを主成分とする化合物、より具体的には、例えば化学記号 MoSiO_xN_y （X、Yは整数）で表される材料を用いることができる。また、遮光膜としてはCr（クロム）、CrO（酸化クロム）、CrN（窒化クロム）、CrON、CrOCN又はこれらを積層した複合膜を用いることができる。複合膜を用いる場合は、例えば、図10及び図11に示すような2層構造又は図12に示すような3層構造とすることができる。

【0013】次に、本発明に係る第1の半導体集積回路の製造方法は、透明基板の上に半透明位相シフト膜を積層して成るハーフトーン型位相シフトマスクを用いてパターン転写する半導体集積回路の製造方法において、前記ハーフトーン型位相シフトマスクは次の製造方法、すなわち（1）透明基板の上に半透明位相シフト層、遮光層、第1レジスト層を順次、積層する工程と、（2）第1レジスト層を所定の形状にパターンニングして、必要とする光透過パターン部のみが欠落した状態の第1レジスト膜を形成する工程と、（3）パターンニングされた第1レジスト膜をマスクとして遮光層をエッチングによってパターンニングして、必要とする光透過パターン部のみが欠落した状態の遮光膜を形成する工程と、（4）パターンニングされた第1レジスト膜及び遮光膜をマスクとして半透明位相シフト層をエッチングによってパターンニングして、必要とする光透過パターン部のみが欠落した状態の半透明位相シフト膜を形成する工程と、（5）第1レジスト膜を剥離する工程と、（6）第2レジスト層を積層する工程と、（7）位相シフト効果を実現できる程度に広く且つ露光対象物の露光時に該露光対象物上の転写像を不鮮明にしない程度に狭い半透明位相シフト膜幅に相当する幅だけ光透過パターン部よりも広いパターン周辺部のデータを生成するリサイズ工程と、（8）パターン周辺部のデータに従って第2レジスト層をパターンニングして、光透過パターン部及びその周りのパターン周辺部が欠落した状態の第2レジスト膜を形成する工程と、（9）パターンニングされた第2レジスト膜をマスクとして遮光膜をエッチングによってパターンニングして、光透過パターン部及びその周りのパターン周辺部が欠落した状態の遮光膜を形成する工程と、（10）第2レジスト膜を剥離する工程とを有し、（11）上記リサイズ工程は、メモリに記憶されたプログラムに従い、パターンデータ入力装置から入力された光透過パターン部のデータに基づいて、リサイズ演算部による演算によって行われる製造方法により製造されることを特徴とする。

【0014】また、本発明に係る第2の半導体集積回路の製造方法は、透明基板の上に半透明位相シフト膜を積

層して成るハーフトーン型位相シフトマスクを用いてパターン転写する半導体集積回路の製造方法において、前記ハーフトーン型位相シフトマスクは次の製造方法、すなわち(1)透明基板の上に半透明位相シフト層、遮光層、第1レジスト層を順次、積層する工程と、(2)第1レジスト層を所定の形状にパターンニングして、必要とする光透過パターン部のみが欠落した状態の第1レジスト膜を形成する工程と、(3)パターンニングされた第1レジスト膜をマスクとして遮光層をエッチングによってパターンニングして、必要とする光透過パターン部のみが欠落した状態の遮光膜を形成する工程と、(4)パターンニングされた第1レジスト膜及び遮光膜をマスクとして半透明位相シフト層をエッチングによってパターンニングして、必要とする光透過パターン部のみが欠落した状態の半透明位相シフト膜を形成する工程と、(5)第1レジスト膜を剥離する工程と、(6)第2レジスト層を積層する工程と、(7)位相シフト効果を実現できる程度に広く且つ露光対象物の露光時に該露光対象物上の転写像を不鮮明にしない程度に狭い半透明位相シフト膜幅に相当する幅だけ光透過パターン部よりも広いパターン周辺部のデータを生成するリサイズ工程と、(8)パターン周辺部のデータに従って第2レジスト層をパターンニングして、光透過パターン部及びその周りのパターン周辺部が欠落した状態の第2レジスト膜を形成する工程と、(9)パターンニングされた第2レジスト膜をマスクとして遮光膜をエッチングによってパターンニングして、光透過パターン部及びその周りのパターン周辺部が欠落した状態の遮光膜を形成する工程と、(10)第2レジスト膜を剥離する工程とを有し、(11)上記リサイズ工程は、メモリに記憶されたプログラムに従い、パターンデータ入力装置から入力された光透過パターン部のデータと座標情報入力装置から入力されたパターン周辺部の座標データとに基づいて、リサイズ演算部による演算によって行われる製造方法により製造されることを特徴とする。

【0015】また、本発明に係る第3の半導体集積回路の製造方法は、透明基板の上に半透明位相シフト膜を積層して成るハーフトーン型位相シフトマスクを用いてパターン転写する半導体集積回路の製造方法において、前記ハーフトーン型位相シフトマスクは次の製造方法、すなわち(1)透明基板の上に半透明位相シフト層、遮光層、第1レジスト層を順次、積層する工程と、(2)第1レジスト層を所定の形状にパターンニングして、必要とする光透過パターン部のみが欠落した状態の第1レジスト膜を形成する工程と、(3)パターンニングされた第1レジスト膜をマスクとして遮光層をエッチングによってパターンニングして、必要とする光透過パターン部のみが欠落した状態の遮光膜を形成する工程と、(4)パターンニングされた第1レジスト膜及び遮光膜をマスクとして半透明位相シフト層をエッチングによってパターンニング

して、必要とする光透過パターン部のみが欠落した状態の半透明位相シフト膜を形成する工程と、(5)第1レジスト膜を剥離する工程と、(6)第2レジスト層を積層する工程と、(7)位相シフト効果を実現できる程度に広く且つ露光対象物の露光時に該露光対象物上の転写像を不鮮明にしない程度に狭い半透明位相シフト膜幅に相当する幅だけ光透過パターン部よりも広いパターン周辺部のデータを生成するリサイズ工程と、(8)パターン周辺部のデータに従って第2レジスト層をパターンニングして、光透過パターン部及びその周りのパターン周辺部が欠落した状態の第2レジスト膜を形成する工程と、(9)パターンニングされた第2レジスト膜をマスクとして遮光膜をエッチングによってパターンニングして、光透過パターン部及びその周りのパターン周辺部が欠落した状態の遮光膜を形成する工程と、(10)第2レジスト膜を剥離する工程とを有し、(11)光透過パターン部は、位相シフト効果を実現する程度に微細な光透過パターン部と、位相シフト効果を実現しない程度に広い光透過パターン部とを有しており、そして(12)リサイズ工程において、微細な光透過パターン部に対してのみパターン周辺部のデータを生成し、広い光透過パターン部に対してはその広い光透過パターンと同じデータを生成する製造方法により製造されることを特徴とする。

【0016】上記リサイズ工程におけるパターン周辺部のデータの生成は、光透過パターン部のデータに基づいてコンピュータプログラムに従って自動的に生成することもできるし、あるいは、いわゆるデジタイザ等といった座標情報入力手段からの入力によって生成することもできる。

【0017】なお、光透過パターンは、位相シフト効果を実現する程度に微細な光透過パターンと、位相シフト効果を実現しない程度に面積の広い光透過パターンとの両パターンによって構成されることがある。このような場合には上記リサイズ工程において、微細な光透過パターン及び大面積の光透過パターンの両方に対してパターン周辺部のデータを生成することもできるし、あるいは、微細な光透過パターンに対してのみパターン周辺部のデータを生成し、大面積の光透過パターンに対してはその大面積光透過パターンと同じデータを生成することもできる。

【0018】本発明のハーフトーン型位相シフトマスクでは、ウエハ等といった露光対象物を露光する際、露光光は光透過パターンを通過してウエハ等に照射され、一方、パターン周辺部及び遮光部から成る非パターン部では露光光の通過が阻止、すなわち遮光される。光透過パターンは、位相シフト効果を実現する程度に微細な光透過パターンによって構成される場合や、位相シフト効果を実現しない程度に広い光透過パターンによって構成される場合がある。

【0019】微細な光透過パターンの周りにパターン周

辺部を設けてそのパターン周辺部を半透明位相シフト膜によって区画形成し、さらにそのパターン周辺部の外側の遮光部をCr等の遮光膜によって区画形成すれば、半透明位相シフト膜の働きによって希望の位相シフト効果を得ることができ、しかも同時に、半透明位相シフト膜が設けられる領域をパターン周辺部に限定し、そのパターン周辺部を取り囲む遮光部はCr等の遮光膜によって形成したので、光透過パターンの周りの広い領域に半透明位相シフト膜を設けた従来の場合に比べて、転写像を鮮明に形成でき、また、光透過パターンの周囲の半透明位相シフト膜の部分に穴が開く等といった不都合は発生しない。

【0020】他方、限られた所定幅のパターン周辺部を面積の広い光透過パターンの周りに設けてそのパターン周辺部を半透明位相シフト膜によって区画形成し、さらにそのパターン周辺部の外側の遮光部をCr等といった遮光膜によって区画形成すれば、光透過パターンの周りの広い領域を半透明位相シフト膜のみによって形成した従来の場合において光透過パターンに対応する部分に発生していたゴースト等といった不都合を確実に回避できる。

【0021】なお、面積の広い光透過パターンに関しては、それを半透明位相シフト膜によって取り囲んだとしても、もともと、位相シフト効果による解像度の向上は望めない。従って、この広い光透過パターンに関しては、必ずしも、その光透過パターンの周りに半透明位相シフト膜から成るパターン周辺部を設ける必要はなく、その光透過パターンの周囲にいきなりCr等の遮光膜から成る遮光部を設けるようにしても良い。

【0022】

【発明の実施の形態】(ハーフトーン型位相シフトマスクの比較例)図1は、本発明に係るハーフトーン型位相シフトマスクの比較例を示している。図2は、その位相シフトマスクの断面構造を示している。図示の例は、位相シフトマスクの有効パターン領域内の一部分を拡大して示している。図示の位相シフトマスクは、 $4 \times 4 = 16$ 個の微細な光透過パターンP1と、面積の広い光透過パターンP2と、それらの光透過パターンP1及びP2の外側の領域であって鎖線で囲まれる所定幅の領域であるパターン周辺部Hと、それらのパターン周辺部Hを取り囲む遮光部Sとによって構成される。

【0023】図2において、光透過パターンP1及びP2は透明基板1のみによって区画形成されている。また、パターン周辺部Hは光透過パターンP1及びP2の周りにおいて半透明位相シフト膜2aによって区画形成されている。そして、遮光部SはCr等の遮光膜3aによって区画形成されている。

【0024】個々の微細な光透過パターンP1は、T1×T2の寸法を有している。これらの寸法T1及びT2は、いずれも、露光対象物を露光するための露光光の波

長の約2倍の長さよりも短い値に設定される。この寸法は、位相シフト効果、すなわち光透過パターンP1及びP2を透過した光と、半透明位相シフト膜2aを透過して位相が180°反転した光との間の干渉により解像度を向上させる効果、を得ることができる程度の微細な寸法である。

【0025】一方、広い光透過パターンP2は、T3×T4の寸法を有している。これらの寸法T3及びT4は、いずれも、露光光の波長の約2倍の長さよりも長い値に設定される。この寸法は、位相シフト効果を必要としない寸法、換言すれば、その光透過パターンを半透明位相シフト膜で取り囲んだとしても解像度の向上を望むことができないような寸法である。

【0026】パターン周辺部Hの幅A、すなわち光透過パターンP1及びP2の外周縁とパターン周辺部Hの外周縁との間の間隔は、露光光の波長の値以上であって100μm以下の範囲、より好ましくは露光光の波長の値以上であって50μm以下の範囲内の任意の値に設定される。なお、露光光がg線であればその波長は約0.436μm、i線であればその波長は約0.365μm、そしてKrFエキシマレーザであればその波長は約0.254μmである。

【0027】この位相シフトマスクを用いて露光対象物、例えばウエハに転写像を形成する場合には、図13に示すように、露光光Rを位相シフトマスク6に照射し、その位相シフトマスク6を透過した光、特に光透過パターンP1及びP2等を通過した光によってウエハ7を露光し、これにより、ウエハ7上に希望パターンの転写像が結像される。位相シフトマスクが、いわゆるレチクルマスクとして構成されていれば、通常は、1/5程度の縮小像がウエハ7上に形成される。

【0028】微細な光透過パターンP1を透過した光は、パターン周辺部Hを透過して位相が反転した光との間で干渉を生じ、これにより、位相シフト効果が発現してウエハ上に鮮明で微細な転写像が得られる。微細な光透過パターンP1及び面積の広い光透過パターンP2のいずれに関しても、その周りに設けられる半透明位相シフト膜2aの存在領域はパターン周辺部Hの領域に限定され、そのパターン周辺部Hの外側の遮光部SはCr等の遮光膜によって区画形成されている。

【0029】光透過パターンP1及びP2の周りの広い範囲が半透明位相シフト膜2aのみによって区画形成される場合には、微細パターンが不鮮明になったり、広い面積のパターン内にゴースト等といった転写不良が発生したりするおそれがあるが、半透明位相シフト膜2aの存在領域をパターン周辺部Hに限定した本実施形態によれば、そのような問題が解消する。

【0030】(図1の位相シフトマスクの製造方法の一例)図3及び図4は、図1に示す位相シフトマスクを製造するための製造方法の一実施形態を工程順に示してい

る。また、図5は、その製造方法において、特に位相シフトマスクの基材の上にパターンを描画するための描画システムを模式的に示している。図5において、パターンデータ入力装置8は、例えばキーボード、マウス等によって構成され、このパターンデータ入力装置8によって光透過パターンP1及びP2のパターンデータがCPU（中央処理装置）9の入力ポートへ送られる。

【0031】CPU9の演算処理部はリサイズ演算部10を含んでいる。このリサイズ演算部10は、パターンデータ入力装置8から送られた光透過パターンP1及びP2のパターンデータに基づいて、メモリ11内に格納された所定のプログラムに従って、幅Aのパターン周辺領域Hを演算する。微細な光透過パターンP1に関しては、リサイズ演算部10は個々の光透過パターンP1の1つづつに対してパターン周辺領域Hを演算するが、これら全てのパターン周辺領域Hをつなぎ合わせると、結果的に、図1の鎖線で示すような全ての光透過パターンP1を包含する大きな正方形領域になる。

【0032】CPU9は、以上のようにして演算された光透過パターンのデータに基づいて画像制御部12を駆動し、これにより、CRTモニタ13の画面上に位相シフトマスクのパターン画像が表示される。また、CPU9は、演算された光透過パターンのデータを描画装置14へ送る。描画装置14はそのデータに基づいて電子線ビーム又は露光光を出力し、それらの電子線ビーム又は露光光により、位相シフトマスクの完成途中品6aの上に光透過パターンP1及びP2や、パターン周辺領域Hが描画される。

【0033】なお、電子線ビームを用いる描画の場合は、電子線の電荷によって位相シフトマスクの基板が帯電するので、それを防止するために基板上の適所に導電層を形成することが広く行われている。露光光を用いた描画の場合には帯電の心配がないので、そのような導電層を形成する必要はない。これ以降の説明では、露光光を用いる描画の場合を想定して導電層のことには特に触れないことにするが、電子ビームによる描画を行う場合には導電層を用いることが必要になることに注意する。

【0034】以下、図3及び図4に基づいて、図1の位相シフトマスクの製造方法を説明する。まず、図3

(a)に示すように、石英によって形成された透明基板1の上に、周知の成膜方法を用いて、Mo・Si系の材料から成る半透明位相シフト層2、Cr等の遮光材から成る遮光層3、そしてポジレジストから成る第1レジスト層4を順次に積層した。各層の厚さは、半透明位相シフト層2を1200～2000Å、そして第1レジスト層4を3000～6000Åとした。

【0035】次いで、電子線又は露光光R1により光透過パターンP1及びP2のパターンを露光し（図3

(b)）、さらに、現像を行って必要とするパターンのみが欠落した状態の第1レジスト膜4aを形成した（図

3(c)及び図3(d)）。さらに、その第1レジスト膜4aをマスクとして、硝酸第2セリウムアンモニウムに過塩素酸を加えて製造したエッチング液を用いた常法のウエットエッチングにより、又は塩素系ガスを用いたドライエッチングにより、遮光層3をパターンニングして、必要とするパターンのみが欠落した状態の遮光膜3aを形成した（図3(e)）。このとき、半透明位相シフト層2は上記の各エッチング剤によってはエッチングされない。

【0036】その後、CF₄、C₂F₆等といったフッ素系ガスをを用いたドライエッチングによって半透明位相シフト層2を所望パターンの半透明位相シフト膜2aへとパターンニングした（図3(f)）。このとき、マスクとして働く遮光層4aはエッチングされないので、半透明位相シフト膜2aのパターンは極めて高精度な寸法精度で得られた。

【0037】次いで、酸素プラズマや硫酸を用いて第1レジスト膜4aを剥離することにより、図3(h)に示すように、微細パターンP1及び面積の広いパターンP2を有するパターンが形成される。このとき、両パターンP1及びP2は透明基板1のみによって区画形成され、それらのパターンP1及びP2以外の非パターン部Qは、主に、遮光膜3aによって区画形成される。

【0038】次に、あらためてポジレジストをマスク全体に塗布して第2レジスト層5を形成し（図4

(i)）、さらに、電子線又は露光光R2によって再び描画を行う（図4(j)）。このときの描画は、図5に示したCPU9のリサイズ演算部10によって決められるリサイズ寸法に従って行われる。このリサイズ寸法というのは、図4(k)に示すように、微細パターンP1及び広いパターンP2に、それらよりも所定幅Aだけ広いパターン周辺領域を加え合わせた領域に相当する。

【0039】その後、第2レジスト層5を現像して第2レジスト膜5aを形成した（図4(l)）。これにより、図4(m)に示すように、微細パターンP1及び広いパターンP2と、それらのパターン周辺領域とを加え合わせた領域である露光領域R2を除いた領域に、斜線で示すように、第2レジスト膜5aが残された。そして、その第2レジスト膜5aをマスクとして、常法のウエットエッチング又は塩素系ガスをを用いたドライエッチングにより遮光膜3aをパターンニングした（図4(n)）。このとき、半透明位相シフト膜2aはエッチングされない。

【0040】その後、酸素プラズマや硫酸を用いて第2レジスト膜5aを剥離することにより、図4(o)及び図4(p)に示すように、光透過パターン部P1及びP2が基板1のみによって区画形成され、パターン周辺部Hが光透過パターンP1及びP2の周りにおいて半透明位相シフト膜2aによって区画形成され、そして、遮光部SがCr等の遮光膜3aによって区画形成された状態

の位相シフトマスクが得られた。

【0041】(ハーフトーン型位相シフトマスクの実施形態)図6は、本発明に係るハーフトーン型位相シフトマスクの一実施形態を示している。図7は、その位相シフトマスクの断面構造を示している。この位相シフトマスクが図1に示したハーフトーン型位相シフトマスクと異なる点は、パターン周辺部Hが微細な光透過パターンP1の周りに設定されるだけで、面積の広い光透過パターンP2の周りにはパターン周辺部Hが設定されないことである。遮光部Sはパターン周辺部H及び広い光透過パターンP2の周りに形成される。この実施形態でも図7に示すように、光透過パターンP1及びP2は基板1のみによって区画形成され、パターン周辺部Hは光透過パターンP1の周りにおいて半透明位相シフト膜2aによって区画形成され、そして、遮光部SはCr等の遮光膜3aによって区画形成される。

【0042】広い光透過パターンP2の周りにパターン周辺部Hを設定しないのは、次の理由による。すなわち、広い光透過パターンP2に関しては、それを半透明位相シフト膜2aによって区画形成したとしても、もと

と、位相シフト効果による解像度の向上は望めない。従って、この広い光透過パターンP2に関しては、必ずしも、その光透過パターンの周りに半透明位相シフト膜から成るパターン周辺部を設ける必要はなく、その光透過パターンの周囲にいきなりCr等の遮光膜から成る遮光部を設けるようにしても良いからである。

【0043】(図6の位相シフトマスクの製造方法の一例)図9は、図6に示す位相シフトマスクを製造するのに適したパターン描画システムの一例を模式的に示している。この描画システムが図5に示した描画システムと異なる点は、リサイズ寸法の設定方法に改変を加えたことであり、具体的には、いわゆるデジタイザ等といった座標情報入力装置15をCPU9の入力ポートに接続したことである。本実施形態では、微細な光透過パターンP1に対応させてパターン周辺部Hを設定する際に、ペン入力又はマウス入力等によってオペレータが座標情報入力装置15へ位置データを入力し、これにより、パターン周辺部Hを設定する。

【0044】図8は、上記の描画システムを用いた位相シフトマスクの製造方法の一例を工程順に模式的に示している。図8に示す工程は、図3を用いて既に説明した一連の工程に引き続いて実行されるものである。本実施形態においても、図3(a)から図3(h)までに示した工程が実行されるが、これらについては既に説明したのでそれらの説明は省略する。

【0045】図3(g)及び図3(h)までの工程で、微細な光透過パターンP1及び広い光透過パターンP2が透明基板1のみによって形成され、それらの周りに非パターン部Qが、主に、遮光膜3aによって形成される。その後、あらためてポジレジストをマスク全体に塗

布して第2レジスト層5を形成し(図8(i'))、さらに、電子線又は露光光R_{s-1}及びR_{s-2}によって再び描画を行う(図8(j'))。このときの描画は、図9に示した座標情報入力装置15によって決められるリサイズ寸法に従って行われる。このリサイズ寸法というのは図8(k')に示すように、微細パターンP1に関してはそれよりも所定幅Aだけ広いパターン周辺領域を加え合わせた領域R_{s-1}のことであり、一方、広いパターンP2に関してはパターン周辺領域を考慮しない広いパターンP2そのものの領域R_{s-2}のことである。

【0046】その後、第2レジスト層5を現像して第2レジスト膜5aを形成した(図8(l'))。これにより、図8(m')に示すように、微細パターンP1及びそのパターン周辺領域とを加え合わせた露光領域R_{s-1}並びに広いパターンP2に相当する露光領域R_{s-2}の両領域を除いた領域に、斜線で示すように、第2レジスト膜5aが残された。そして、その第2レジスト膜5aをマスクとして、常法のウェットエッチング又は塩素ガスをを用いたドライエッチングにより遮光膜3aをパターニングした(図4(n'))。このとき、半透明位相シフト膜2aはエッチングされない。

【0047】その後、酸素プラズマや硫酸を用いて第2レジスト膜5aを剥離することにより、図4(o')及び図4(p')に示すように、光透過パターン部P1及びP2が基板1のみによって区画形成され、微細な光透過パターンP1のみに対応して設定されたパターン周辺部Hが光透過パターンP1の周りにおいて半透明位相シフト膜2aによって区画形成され、そして、遮光部SがCr等の遮光膜3aによって区画形成された状態の位相シフトマスクが得られた。

【0048】以上、好ましい実施形態を挙げて本発明を説明したが、本発明はそれらの実施形態に限定されるものではなく、特許請求の範囲に記載した技術的範囲内で種々に改変できる。例えば、図1及び図6に示した微細な光透過パターンP1及び広い光透過パターンP2は、説明を分かり易くするために模式的に例示したパターンであって、実際に作成されるパターンは、希望に応じた形状のパターンとされる。

【0049】また、上記説明では、CPU9によってリサイズ寸法を演算するようにした図5の描画システムを用いて、面積の広い光透過領域P2にもパターン周辺部Hを設定するという図1のパターンを描画し、一方、座標情報入力装置15を用いた図9の描画システムを用いて、広い光透過領域P2にはパターン周辺部Hを設定しないという図6に示すパターンを描画した。しかしながら、図5に示す描画システムを用いて図6に示すパターンを描画しても良いし、又は図9に示す描画システムを用いて図1に示すパターンを描画しても良い。

【0050】

【発明の効果】本発明によれば、半導体集積回路の製造過程において、微細な光透過パターンに対しては効果的に位相シフト効果を提供でき、一方、位相シフト効果を必要としない広い光透過パターンに対しては完全な遮光効果を提供することによりゴースト等といった転写不良を確実に防止できる。

【図面の簡単な説明】

【図1】ハーフトーン型位相シフトマスクの比較例を模式的に示す平面図である。

【図2】図1のハーフトーン型位相シフトマスクの断面構造を模式的に示す断面図である。

【図3】比較例および本発明に係るハーフトーン型位相シフトマスクの製造方法の一実施形態を工程順に模式的に示す図である。

【図4】比較例に係るハーフトーン型位相シフトマスクの製造方法の一実施形態を工程順に模式的に示す図であって、図3に引き続く工程を示す図である。

【図5】露光描画装置の一実施形態を示すブロック図である。

【図6】本発明に係るハーフトーン型位相シフトマスクの一実施形態を模式的に示す平面図である。

【図7】図6のハーフトーン型位相シフトマスクの断面構造を模式的に示す断面図である。

【図8】本発明に係るハーフトーン型位相シフトマスクの製造方法の実施形態を工程順に模式的に示す図であって、図3に引き続く工程を示す図である。

【図9】露光描画装置の他の実施形態を示すブロック図である。

*【図10】遮光膜の一実施形態の部分断面構造を示す図である。

【図11】遮光膜の他の実施形態の部分断面構造を示す図である。

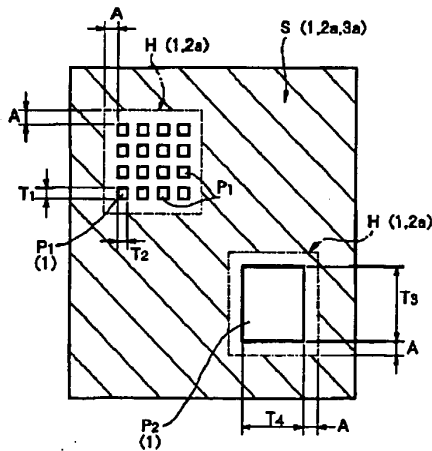
【図12】遮光膜のさらに他の実施形態の部分断面構造を示す図である。

【図13】図2に示す位相シフトマスクを用いてウエハを露光する状態を模式的に示す図である。

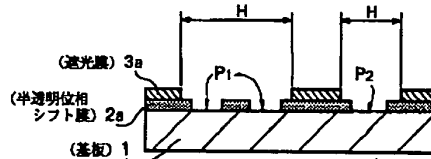
【符号の説明】

1	透明基板
2	半透明位相シフト層
2a	半透明位相シフト膜
3	遮光層
3a	遮光膜
4	第1レジスト層
4a	第1レジスト膜
5	第2レジスト層
5a	第2レジスト膜
6	位相シフトマスク
7	ウエハ
A	リサイズ寸法
H	パターン周辺部
P1	微細な光透過パターン
P2	大面積パターン
Q	非パターン領域
R1	第1描画露光
R2	リサイズ露光
S	遮光部

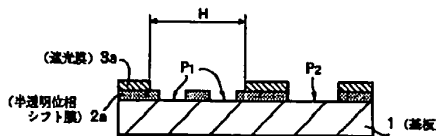
【図1】



【図2】



【図7】



【図12】

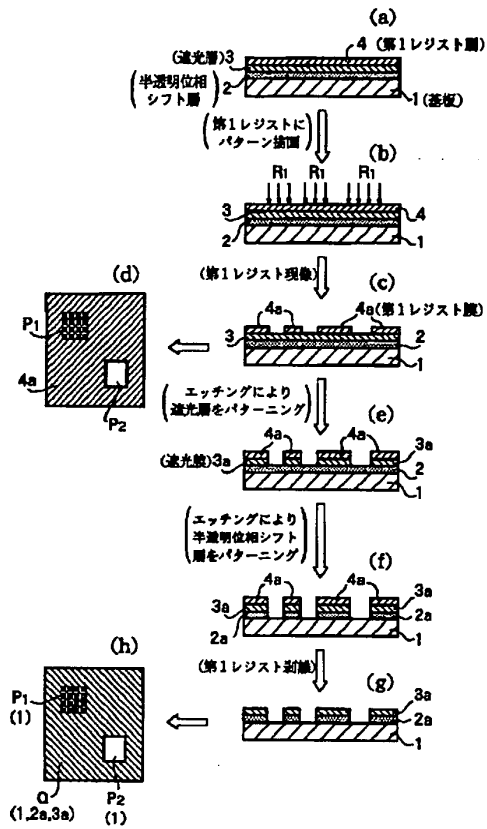
【図10】



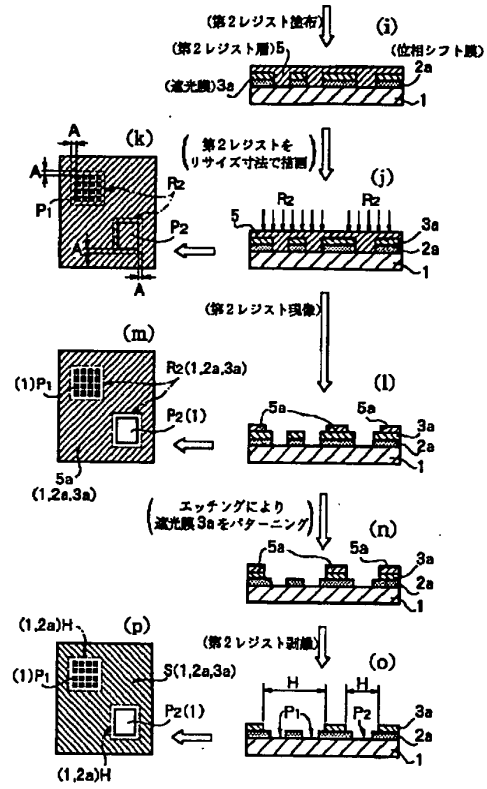
【図11】



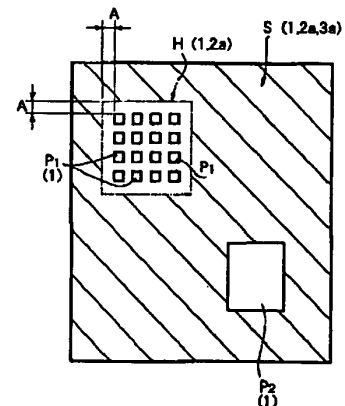
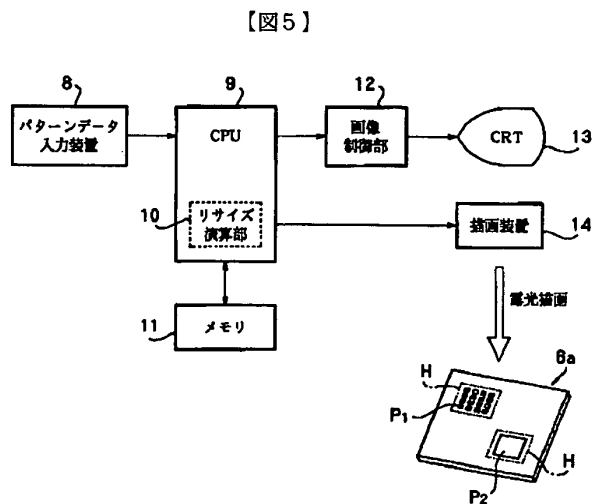
【図3】



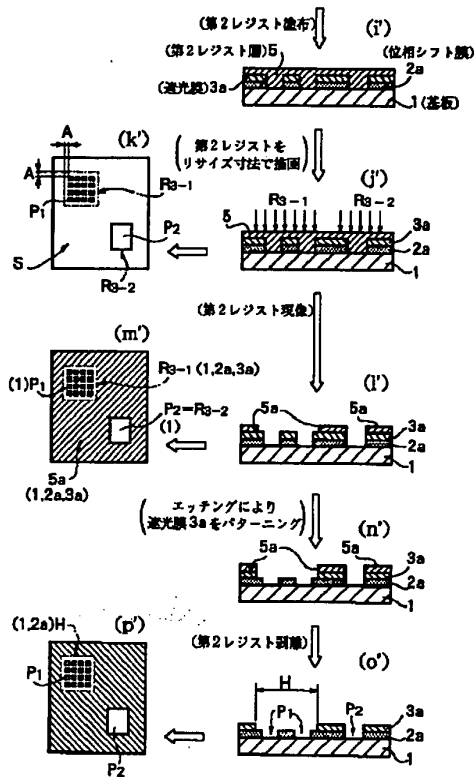
【図4】



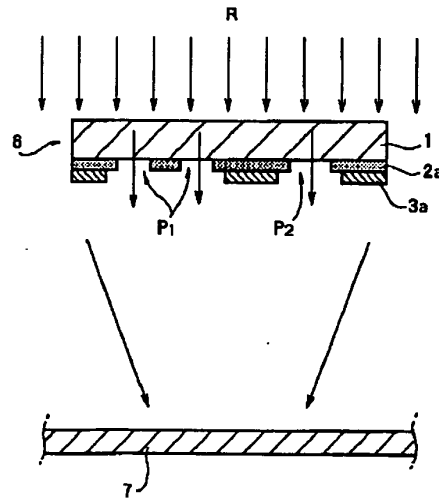
【図6】



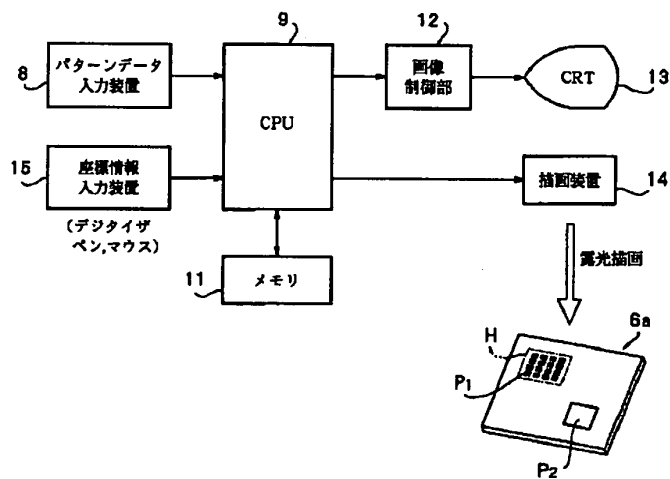
【図8】



【図13】



【図9】



フロントページの続き

(72)発明者 狩川 英聖

Fターム(参考) 2H095 B803

東京都台東区台東1丁目5番1号 凸版印
刷株式会社内